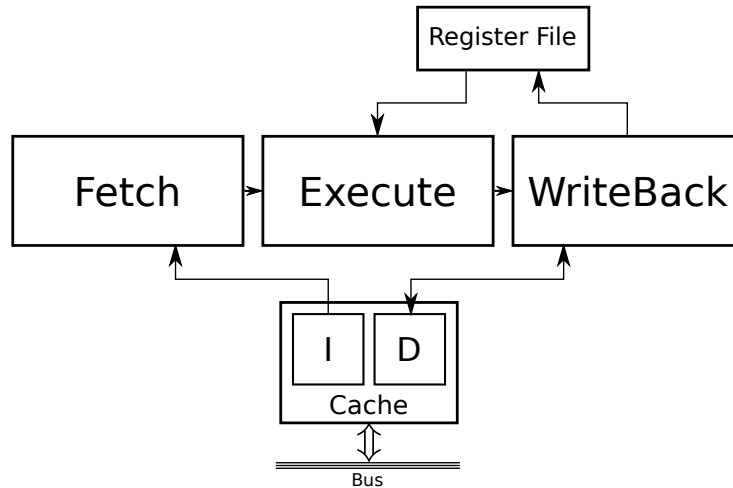


Questão 1



A figura acima mostra a estrutura básica de um processador MIPS com três estágios de pipeline. O estágio Fetch é responsável por buscar instruções da memória cache de instruções. O estágio Execute é responsável por interpretar e executar as instruções. O estágio WriteBack é responsável por escrever resultados de operações nos registradores e por comunicar com a memória cache de dados. Essa arquitetura é muito similar ao primeiro MIPS do mercado.

Com base nessas informações, explique por que nessa arquitetura era vantajoso o fato de o MIPS executar sempre a instrução seguinte a um pulo (jump ou branch), independente se o pulo é tomado ou não. Diga na sua explicação se esse esquema dispensa ou não o uso de um Branch Predictor e por quê.

Questão 2

Serão fornecidos alguns trechos de código em Bluespec extraídos do estágio Execute do MIPS. Diga a qual instrução (dentre XOR, XORI, BLTZ, BLEZ, BGTZ, BGEZ e BNE) cada trecho corresponde, e dê uma breve explicação do que a instrução correspondente àquele trecho faz.

Exemplo

```
if(signedGE(rf.rd1(s.rs),0)) jumpTo.enq(pc1 + signExtend(s.of));
```

Resposta: Esse trecho corresponde à instrução BGEZ. Essa instrução tem como operandos um registrador e um offset. Ela verifica se o conteúdo do registrador é maior ou igual a zero e, em caso positivo, pula para o endereço correspondente ao offset.

a)

```
if(signedLT(rf.rd1(s.rs),0)) jumpTo.enq(pc1 + signExtend(s.of));
```

b)

```
if(rf.rd1(s.rs)!=rf.rd2(s.rt)) jumpTo.enq(pc1 + signExtend(s.of));
```

c)

```
execToWB.enq(WbREG{r:s.rt, data:rf.rd1(s.rs)^zeroExtend(s.im)});
```